

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005年10月13日 (13.10.2005)

PCT

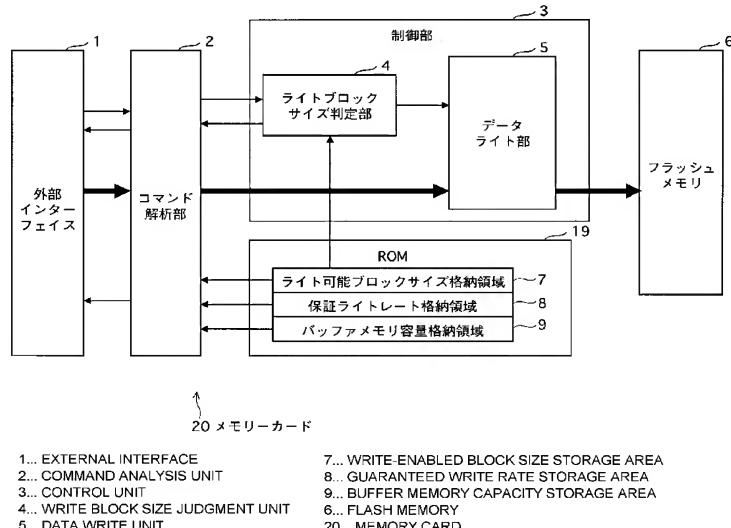
(10) 国際公開番号
WO 2005/096220 A1

- (51) 国際特許分類⁷: G06K 19/07, G06F 3/06, 12/00
 (72) 発明者; および
 (21) 国際出願番号: PCT/JP2005/005700
 (75) 発明者/出願人 (米国についてのみ): 大塚 健 (OTSUKA, Takeshi). 太田 晴夫 (OHTA, Haruo).
 (22) 国際出願日: 2005年3月28日 (28.03.2005)
 (74) 代理人: 中島 司朗, 外 (NAKAJIMA, Shiro et al.); 〒 5310072 大阪府大阪市北区豊崎三丁目 2 番 1 号淀川 5 番館 6 F Osaka (JP).
 (25) 国際出願の言語: 日本語
 (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,
 (26) 国際公開の言語: 日本語
 (30) 優先権データ:
 特願2004-107779 2004年3月31日 (31.03.2004) JP
 (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO.,LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1006 番地 Osaka (JP).

/ 続葉有 /

(54) Title: MEMORY CARD AND MEMORY CARD SYSTEM

(54) 発明の名称: メモリカード及びメモリカードシステム



(57) Abstract: A memory card is mounted on a host device and used for data recording. The memory card has a built-in flash memory and in an internal ROM, there is recorded in advance a predetermined write-enabled block size equal to an erase block size unique to the flash memory and multiplied by an integer. A write block size of a write command issued from the host device, i.e., the write data size is detected and compared to the write-enabled block size in the ROM, so as to decide whether the write block size is the write-enabled block size multiplied by an integer, thereby judging whether write is permitted. Only when the write is permitted, data from the host device is written into the flash memory. If it is judged that write is not to be permitted, an error response is returned to the host device.

(57) 要約: メモリカードは、ホスト機器に装着されてデータ記録に利用され、フラッシュメモリを内蔵し、内部ROMに、予めフラッシュメモリ固有の消去ブロックサイズの整数倍の所定値であるライト可能ブロックサイズを記録しており、ホスト機器から発行されたライトコマンドのライトブロックサイズつまり書き込むデータのサイズを検出して、ROM内のラ

/ 続葉有 /

WO 2005/096220 A1



SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

メモリカード及びメモリカードシステム

技術分野

[0001] 本発明は、フラッシュメモリを含むメモリカード、及びメモリカードにデータを記録するためのメモリカードシステムに関する。

背景技術

[0002] フラッシュメモリが内蔵されたカード型の記録媒体であるSD (Secure Digital) カード等のメモリカードは、超小型、超薄型であり、その取り扱い易さから、デジタルカメラ等のデジタル機器においてデータを記録するために広く利用されている。例えば、メモリカードは、MPEG4 (Moving Picture Experts Group 4) のような比較的低い転送レートの動画を記録するための記録媒体として用いられている。

[0003] このメモリカードに内蔵されているフラッシュメモリは、記録されたデータを消去するための最低単位となる一定サイズのブロック(以下、「消去ブロック」という。)が複数集まって構成されている。データを消去する場合は消去ブロック単位で消去動作が実施される。この消去ブロックは、通常は、一定サイズの複数のページ(以下、「ライトページ」という。)により構成されており、データの書き込みは、必ずライトページ単位で、消去済みのライトページに対して行われる。

[0004] 図1は、メモリカードへのデータの書き込みの様子を示す図である。

同図は、状態901a～901dにより、512バイトのライトページ2個により1個の消去ブロックを構成しているフラッシュメモリにおける2個の消去ブロックを書き換え対象として、消去ブロックを構成している2個のライトページに一度書き込まれたデータのうち一方のライトページのデータのみを書き換える場合の状態変化例を示している。

[0005] 状態901aは、2つの消去ブロックの内、一方(図1において上段)の消去ブロックにはデータAとデータBとが書き込み済みで、他方(図1において下段)の消去ブロックは消去済みという状態である。

状態901aであるフラッシュメモリにおけるデータBを書き換える必要がある場合は、まず、下段の消去済みの1つのライトページに、新たに変化させたデータB(NEW)

を書き込む。この結果、フラッシュメモリは状態901bに変化する。

[0006] 次に上段において書き込み済みのデータAを、下段の消去ブロック中にコピーして、状態901cとし、その後、上段の消去ブロックを消去する。この結果、フラッシュメモリは状態901dに変化する。

消去ブロックの一部のライトページを書き換える必要があるときの、上述の一連の動作を、ここでは「書き込み退避」と呼ぶ。

[0007] この書き込み退避が発生することにより、例えばホスト機器が、1ライトページ分の書き込みを指示するライトコマンドを発行した際に、その指示したライトページ数より、実際にフラッシュメモリにおいて書き込まれる対象となるライトページの数は多くなり、この結果として、ホスト機器の把握できる以上に書き込み速度が低下してしまう。

このようなメモリカードに対して、高速記録を実現するために、本出願に係る発明者らは、メモリカードを構成するフラッシュメモリの消去ブロックの整数倍のブロック単位でメモリカードにライトコマンドを発行してデータを記録する方式を案出し、既に日本国で特許出願(特願2003-121178号)を行っている。

[0008] また、高速記録を実現するための方式として、複数のフラッシュメモリで構成されているメモリカードにおける消去ブロックのうち、構成要素である全てのライトページが記録可能な状態である消去ブロックをサーチして、複数の消去ブロックに対して並列記録する方式が日本国特許公開公報で示されている(特許文献1参照)。

ところで、デジタル映像機器からのDV(Digital Video)フォーマットでの出力のように、4MB/secといった高い転送レートで出力される動画を長時間記録するための記録媒体としてメモリカードを用いるためには、メモリカードへの記録レートが、ある一定レート以上であることが保証されている必要がある。

[0009] しかしながら、従来のメモリカードの高速記録のための方式は、メモリカードの記録速度性能として記録レートの下限値(以下、「最低記録レート」という。)を保証するようなものではない。この最低記録レートの保証とは、ホスト機器がその最低記録レートでデータをメモリカードに書き込み続けることができるとの保証をいう。

なお、メモリカードでは最大記録レートとして、例えば約10MB/secを公表している商品も従来市販されているが、内蔵するフラッシュメモリのバラツキを想定したスペ

ックではなく、最低記録レートを保証しているものではない。

[0010] 以下、従来の高速記録のための方式によつても、最低記録レートを保証することが困難である理由を説明する。

一般に、パーソナルコンピュータ(PC)ではファイルシステムとしてファイルアロケーションテーブル(FAT)システムが採用されており、FATシステムでは基本的にはアクセス単位となるセクタを512バイトとして定義していることから、通常はPCからのライトコマンドは、512バイトをライトブロックサイズとして、つまり512バイト単位で、発行される。このことを前提として、512バイトのライトページを8個含んで構成された消去ブロックを複数含むメモリカードに対してPCがデータを記録する場合を想定して説明する。

[0011] 消去ブロックが、8個のライトページで構成されているメモリカードでは、以下のようなアルゴリズムが採用されることが多い。

メモリカードは、一般に、保証する記録容量を実現するのに要する消去ブロック数とは別に、作業用の所定数(例えば40個)の消去ブロックを余分に有する。この余分に有している消去ブロックを、作業用のブロック(以下、「ワークブロック」という。)として扱う。

[0012] PCが同一のセクタを繰り返し書き換える必要がある際に、それをフラッシュメモリの同一のライトページを書き換えるように実現すると、そのライトページの記録回数が集中的に増大し、フラッシュメモリの寿命が短縮されるので、これを回避すべくワークブロックを用いた制御が行われる。

例えば、全記録容量に相当する消去ブロックが記録済みのメモリカードに、データを繰り返し上書きする場合、その40個のワークブロックに順次記録していき、全てのワークブロックが記録済みに遷移した後に、そのワークブロックつまり消去ブロックを消去してからまた記録するといった手順でその上書き動作が行われる。

[0013] 図2は、512バイトの8個のライトページを含む消去ブロックを有するメモリカードの状態変化を示す図である。

状態902aは、セクタ1を1回書き換えた状態、詳しくは、もとのライトページとは別のワークブロック内のライトページを書き換えることでセクタ1を1回書き換えた状態であ

る。状態902bは、セクタ1を8回まで書き換えた状態、状態902cは、更にセクタ3、セクタ5、セクタ7を8回書き換えた状態を示している。

[0014] なお、同図中、xの記号は、ライトページの内容が無効化されたことを示しており、例えば、1xは、セクタ1の内容を有するライトページが無効化された状態を示す。なお、メモリカードにおいて各ライトページについて有効か無効かがテーブルを用いて管理されている。

以後、書き込み済みであって無効化されたライトページを「無効ページ」、書き込み済みであって無効化されていないライトページを「有効ページ」と呼ぶ。また、同図中、Newの記号は、セクタ内容が更新されたことを示しており、例えば、1 (New)は、内容が更新されたセクタ1を示している。

[0015] 従来の高速記録のための方式では、状態902aにおいて、図1の状態901cで示したような書き込み退避動作を実施しない。書き込み退避動作を実施すれば、512バイトの1つのライトページへの書き込みのために、必ず512バイト×8、つまり4キロバイトのライトが発生し、記録の速度が大幅に低下するので、これを避けるためである。

ワークブロックの数について考察すると、当初40個あったワークブロックは状態902cにおいては、36個になり、更に、同様にセクタ2、セクタ4、セクタ6も8回書き換えると、ワークブロックの数は33個となる。

[0016] 8個のライトページで1消去ブロックを構成している場合、当初1個の消去ブロックに対応したものであった各セクタ(例えばセクタ1ーセクタ8)は、最大8個の消去ブロックに分散してしまう。この現象を「論理分散」と呼ぶ。

この論理分散が発生すると、ワークブロックの数は急激に減少し、ワークブロックの最低数(例えば1という設定値)に到達する可能性がある。ワークブロックが最低数に到達すると、ワークブロックを新たに作成するために空きブロックサーチのタスクを実行する。

[0017] ここで、空きブロックサーチのタスクとは、記録済みの消去ブロックを、ワークブロックとして扱えるようにするために、即ち有効なデータが記録されていない状態にするために、全ての消去ブロックから図2のxで示した無効ページをサーチするタスクである。そして、無効ページを有する消去ブロックにおいて、有効ページをワークブロックに

退避し、前記消去ブロックを消去することで新しいワークブロックを作成する。

[0018] 以上の動作を図3に示す。即ち、図3は、無効ページを有する消去ブロックから有効ページをワークブロックに退避する前後の状態を示す図である。

同図中、上段は空きブロックサーチのタスクにより検出された、新しいワークブロックに変換可能な記録済みの消去ブロック、下段はワークブロックを示している。状態903bは、状態903aから有効ページをワークブロックに退避させた状態を示している。

[0019] 状態903bにおいては、上段の3個の消去ブロックは全て無効ページで構成されているので、これらを消去することによって新たに3個のワークブロックの作成が可能となる。

このような空きブロックサーチの発生は、メモリカードの記録速度を低下させる。

そして、メモリカードは、複数のホスト機器に隨時装着されて利用され得るため、たとえ、メモリカードに消去ブロック単位で書き込み動作を行うホスト機器であっても、以前にメモリカードに書き込みをしたホスト機器が特定できない以上、空きブロックサーチのタスクを実行する必要が生じる可能性がある。例えばPCによりセクタ単位で記録されたメモリカードに対して、専用のホスト機器で、消去ブロック単位で書き込みをした場合等では、空きブロックサーチが発生してメモリカードの記録速度が低下してしまう可能性がある。このことが、メモリカードの最低記録レートの保証を困難にしている。

特許文献1:特開2000-122923号公報

発明の開示

発明が解決しようとする課題

[0020] そこで、本発明は、上述した問題に鑑みてなされたものであり、ある一定の最低記録レートを保証可能なメモリカードと、そのメモリカードを使用してデータを記録するメモリカードシステムを提供することを目的とする。

課題を解決するための手段

[0021] 上記目的を達成すべく本発明は、フラッシュメモリと、ホスト機器との間でデータの授受を行う外部インターフェイス手段と、所定のライト可能ブロックサイズを記憶している記憶手段と、ホスト機器から、ライトブロックサイズの指定を伴い前記フラッシュメモリ

へのデータの書き込みを指示するライトコマンドを、前記外部インターフェイス手段を介して受け取った場合に、当該ライトブロックサイズが前記ライト可能ブロックサイズと所定の関係を有するか否かを判定し、判定結果に応じて前記フラッシュメモリへのデータ書き込みの許否に係る制御を行う制御手段とを備えることを特徴とする。

[0022] ここで、ライトコマンドは、フラッシュメモリにデータを書き込む旨の指示であり、書き込むべきブロックのデータサイズつまり一塊のデータのデータサイズであるライトブロックサイズの指定を伴い、ホスト機器からメモリカードに伝えられるものである。また、ライト可能ブロックサイズは、ライトコマンドについての許否判定用のデータであり、所定のデータサイズを示す。なお、データ書き込みの許否に係る制御は、書き込みを実行するかしないかという制御であり、書き込みを実行しない場合としては、例えばライトコマンドに対して拒絶の旨を示すエラー応答を返すこと等を想定している。

発明の効果

[0023] 上述の構成を備える本発明に係るメモリカードは、ホスト機器がライトコマンドにより書き込むデータのサイズであるライトブロックサイズが、ある最低記録レートを保証するためには必要となる所定の条件を満たすか否かを判定して、データの書き込みを実行するか否かに係る制御を行うことができる。このため、その条件を満たさない場合には、ライトコマンドに対してエラー応答を返す等により、データの書き込みを実行しないので、このメモリカードが順次複数のホスト機器により記録に用いられることとなっても、その最低記録レートの保証が可能になる。

[0024] なお、その条件判定の材料として本発明に係るメモリカードは、内蔵するフラッシュメモリの消去ブロックサイズに鑑みて予め設定されたライト可能ブロックサイズを不揮発性メモリ等に記憶する構成となっている。フラッシュメモリへの書き込み速度性能をある一定レベル以上に保つと保証するためにはライトブロックサイズが、フラッシュメモリの消去ブロックのサイズとの間で一定の関係を満たすべきとの観点から、メモリカード内に記憶するライト可能ブロックサイズのデータ値が、消去ブロックのサイズを考慮して定められれば、ある最低記録レートでの書き込みが保証できるようになる。

[0025] また、前記所定のライト可能ブロックサイズは、前記フラッシュメモリについての消去ブロックのサイズの所定整数倍のサイズであり、前記制御手段の判定基準となる前記

所定の関係は、前記ライトブロックサイズが前記ライト可能ブロックサイズの整数倍になっているという関係であり、前記制御手段は、前記所定の関係を有する場合にのみフラッシュメモリへデータを書き込むよう制御することとしてもよい。

- [0026] これにより、ライトブロックサイズが、消去ブロックの整数倍の所定値であるライト可能ブロックを最小単位として、そのライト可能ブロックの整数倍である場合にのみ、フラッシュメモリに、そのライトブロックサイズ分のデータが書き込まれるようになるため、このメモリカードが複数のホスト機器に順次装着され書き込まれたような場合であっても、フラッシュメモリへのデータ記録に際しては巻き込み退避が起こらず、いずれのホスト機器も、ある最低記録レートでの書き込みを継続的に行うことができるようになる。従って、このメモリカードは、最低記録レートの保証が可能になるため、動画等のリアルタイム記録に適したものとなる。
- [0027] また、前記メモリカードは更に、前記記憶手段からライト可能ブロックサイズを読み出して前記外部インターフェイス手段を介してホスト機器に伝達する伝達手段を備えることとしてもよい。
- これにより、ホスト機器は、メモリカードからライト可能ブロックサイズを取得することができ、これに基づいてライトコマンドに伴うライトブロックサイズ、つまり一度に書き込むデータサイズを、適切に定めることができるようになる。
- [0028] また、前記記憶手段は、更に、前記ライト可能ブロックサイズと同サイズを単位として前記フラッシュメモリへのデータの書き込みを行う限りにおいて保証される最低記録レートを示すべきものとして予め定められている保証ライトレートを記憶しており、前記伝達手段は、更に、前記記憶手段から保証ライトレートを読み出して前記外部インターフェイス手段を介してホスト機器に伝達することとしてもよい。
- [0029] これにより、ホスト機器は、メモリカードからライト可能ブロックサイズを取得してそれを最小単位としてデータを書き込む限り、保証される最低記録レートである保証ライトレートをも、メモリカードから取得することができるようになる。つまり、ホスト機器が予め記憶されているライト可能ブロックサイズの異なる複数のメモリカードを逐次切り替えて利用している場合であっても、利用中のメモリカードから適切にライト可能ブロックサイズを取得することができ、そのサイズに合わせて、ホスト機器は適切なライトブロ

ックサイズでのデータ書き込みを行うことができるようになる。例えば映像信号を圧縮してメモリカードに記録する処理を行うようなホスト機器においては、メモリカード毎に取得したライト可能ブロックサイズに応じて、圧縮率を変更して適切にライトブロックサイズを調整しさえすれば、最低記録レートを保ってリアルタイムにデータを書き込むことができるようになる。

- [0030] また、前記記憶手段は、前記ライト可能ブロックサイズの特定の整数倍であるサイズを単位として前記フラッシュメモリへのデータの書き込みを行う限りにおいて保証される最低記録レートを示すべきものとして予め定められている条件付保証ライトレートを記憶しており、前記伝達手段は、更に、前記記憶手段から条件付保証ライトレートを読み出して前記外部インターフェイス手段を介してホスト機器に伝達することとしてもよい。
- [0031] これにより、メモリカードのライト可能ブロックサイズが例えば128キロバイト(KB)である場合において、その128KB単位でデータを書き込んだ場合に保証されることとなる最低記録レートを示す保証ライトレートの他に、例えばその2倍の256KB単位でデータを書き込んだ場合に保証されることとなる最低記録レートを示す条件付保証ライトレートをホスト機器が取得することができ、ホスト機器は必要となる最低記録レートに応じて、書き込むデータサイズであるライトブロックサイズを適切に定めることができるようになる。
- [0032] また、前記記憶手段は、更に、前記保証ライトレートにより示される最低記録レートを保証するために、前記外部インターフェイス手段にデータを伝達するためのホスト機器側のバッファーメモリに必要とされる容量を示すものとして予め定められているバッファーメモリ容量データを記憶しており、前記伝達手段は、更に、前記記憶手段からバッファーメモリ容量データを読み出して前記外部インターフェイス手段を介してホスト機器に伝達することとしてもよい。
- [0033] これにより、ホスト機器は、メモリカードからバッファーメモリ容量データを取得することができ、これに基づいて、最低記録レートで継続的にデータを書き込む必要がある場合に、バッファーメモリの容量を調整することができるようになる。なお、バッファーメモリは、メモリカードの記録レート揺らぎやエラーリトライ等を考慮すれば一定の記録

レートを保証するために有効に働く。

[0034] また、前記メモリカードは、更に、前記外部インターフェイス手段を介してのホスト機器からの要求に応じて、前記記憶手段に記憶されている前記ライト可能ブロックサイズを、元より小さいサイズへと書き換えるライト可能ブロックサイズ更新手段を備えることとしてもよい。

これにより、メモリカードにおいて当初定められている最低記録レートの保証が不要な用途にメモリカードを用い続ける場合等においては、ホスト機器はライト可能ブロックサイズを小さいものに変更して、小さいライトブロックサイズでデータを記録することができるようになる。但し、この変更までは、当初の最低記録レートは保証されたものの、変更後は当初の最低記録レートは保証されなくなる。

[0035] また、前記メモリカードは、更に、前記外部インターフェイス手段を介してのホスト機器からの要求に応じて、前記記憶手段に記憶されている前記ライト可能ブロックサイズを、元より小さいサイズへと書き換え、これに対応して前記保証ライトレートを書き換える更新手段を備えることとしてもよい。

これにより、例えば、消去ブロックサイズが128KBであり、メモリカードの当初のライト可能ブロックサイズが256KBであった場合に、ホスト機器からの要求に応じて128KBにライト可能ブロックサイズを変更したときにおいては、これに応じて予めメモリカード内部に保持しておいた、128KBに対応する最低記録レートを、新たに保証ライトレートとして、メモリカードを装着したホスト機器に伝達可能にできるようになる。また、ホスト機器からの要求に応じてライト可能ブロックサイズを変更したときにおいては、当初の保証ライトレートによる最低記録レートの保証が不可能になったことを示すため、予め規定しておいた保証不可能を示す値(例えば0)となるように、保証ライトレートを変更し、それ以後にメモリカードを装着した各ホスト機器にその旨を伝達することができるようになる。

[0036] また、本発明に係るメモリカードシステムは、請求項1記載のメモリカードと、当該メモリカードとの間でデータの授受を行うホスト機器とを備えるメモリカードシステムであって、前記ホスト機器は、前記メモリカードへの書き込みが必要とされる第1データのサイズが、前記ライト可能ブロックサイズ未満である場合には、前記外部インターフェ

イス手段を介して前記メモリカードのフラッシュメモリから第2データを読み出して、第1データと第2データとを合わせることにより当該ライトブロックサイズと同サイズの第3データを構築して、第3データを前記フラッシュメモリに書き込むべく前記メモリカードにライトコマンドを伝達するリードモディファイライト手段を備えることを特徴とする。

[0037] これにより、ホスト機器がメモリカードに書き込むべきデータがライト可能ブロックサイズに満たない場合は、メモリカードから予めデータを読み出し、合わせることでライト可能ブロックサイズになるように書き込むべきデータを再構築して、その再構築したデータを書き込むためにメモリカードにライトコマンドを発行するため、最低記録レートを保証してメモリカードへのデータの書き込みを行うことができるようになる。従って、このメモリカードシステムは、例えば、受信したデジタル放送番組や、DVで撮像した動画等を、リアルタイムにメモリカードに録画するための記録システムとして活用できる。

図面の簡単な説明

- [0038] [図1]メモリカードへのデータの書き込みの様子を示す図である。
- [図2]ライトページを含む消去ブロックを有するメモリカードの状態変化を示す図である。
- [図3]無効ページを有する消去ブロックから有効ページをワープロックに退避する前後の状態を示す図である。
- [図4]実施の形態1に係るメモリカードの構成図である。
- [図5]ホスト機器とメモリカードとの間で伝送される、ライトコマンドに係る信号及びデータの伝送タイミングを示す図である。
- [図6A]セクタとフラッシュメモリの消去ブロックとの関係を示す図である。
- [図6B]セクタと複数のフラッシュメモリの消去ブロックとの関係を示す図である。
- [図7]メモリカードを構成する消去ブロックについての状態遷移図である。
- [図8]必要バッファーメモリ容量を求める待ち行列計算のシステム図である。
- [図9]実施の形態2に係るメモリカードシステムの構成図である。
- [図10]リードモディファイライトの動作イメージを示す図である。
- [図11]実施の形態3に係るメモリカードの構成図である。

[図12]ライト可能ブロックサイズ更新要求コマンド対応処理を示すフローチャートである。

符号の説明

- [0039] 1、41 外部インターフェイス部
2、42 コマンド解析部
3 制御部
4 ライトブロックサイズ判定部
5 データライト部
6 フラッシュメモリ
7、47 ライト可能ブロックサイズ格納領域
8 保証ライトレート格納領域
9 バッファーメモリ容量格納領域
10 画像データ入力部
11 圧縮部
12 バッファーメモリ
13 リードモディファイライト部
14 制御部
19、49 ROM
20、30 メモリカード
21 ホスト機器

発明を実施するための最良の形態

- [0040] <実施の形態1>

以下、本発明の実施の形態1に係るメモリカードについて説明する。

図4は、実施の形態1に係るメモリカードの構成図である。

なお、同図中、太い矢線は、メモリカード20に対してホスト機器から送られる記録対象となるデータの流れを示し、細い矢線は、制御信号又は制御データの流れを示している。

- [0041] 同図に示すように、実施の形態1に係るメモリカード20は、外部インターフェイス部1

、コマンド解析部2、制御部3、フラッシュメモリ6、並びに、ライト可能ブロックサイズ格納領域7、保証ライトレート格納領域8及びバッファーメモリ容量格納領域9を有するROM(Read Only Memory)19を備える。

ここで、外部インターフェイス部1は、ホスト機器からのコマンドの受信、ホスト機器コマンドに対するホスト機器への応答の送信、及びデータの転送を行う機能を有する。

[0042] コマンド解析部2は、外部インターフェイス部1によって受信されたコマンドを解析する機能を有する。コマンドには、メモリカードに内蔵されているフラッシュメモリへデータを書き込むための指示であるライトコマンドや、フラッシュメモリからデータを読み出すための指示であるリードコマンドや、ライト可能ブロックサイズ格納領域7、保証ライトレート格納領域8又はバッファーメモリ容量格納領域9といったROM19の各内容を読み出すためのコマンド等がある。なお、ホスト機器が受信するライトコマンドは、書き込むデータの量であるライトブロックサイズと、データを書き込む先頭セクタとを指定するライトコマンドの指定を伴う。

[0043] リードコマンドに係る制御機構及び制御動作については従来のメモリカードと同様であるため、ここでは説明を省略する。なお、コマンド解析部2は、コマンドを解析した結果、コマンドがROM19の各内容を読み出すためのコマンドである場合には、ホスト機器へその各内容を読み出して、外部インターフェイス部1を介して、コマンドへの応答として伝送する。

[0044] また、ライト可能ブロックサイズ格納領域7は、ホスト機器に記録を許容するところのブロックサイズを示すライト可能ブロックサイズが予め記録されている領域であり、保証ライトレート格納領域8は、保証する最低記録レートを示す保証ライトレートが予め記録されている領域であり、バッファーメモリ容量格納領域9は、その保証ライトレートを満たすためにホスト機器に要求するバッファーメモリ容量データが予め記録されている領域である。

[0045] 制御部3は、コマンド解析部2による解析結果に応じて、フラッシュメモリ6へのアクセス即ちデータの読み出し及び書き込みを行うものであり、ライトブロックサイズ判定部4及びデータライト部5を有する。

ライトブロックサイズ判定部4は、ライト可能ブロックサイズ格納領域7に記録されて

いるライト可能ブロックサイズを参照して、コマンド解析手段2で解析されたライトコマンドで指定されるライトブロックサイズ等が適切か否かを判定し、適切であればライトコマンドに応じたデータの書き込みをデータライト部5に実行させ、不適切であれば、外部インターフェイス部1等を介してエラー応答をホスト機器に返信する機能を有する。なお、ホスト機器側では、ライトコマンドに対してのエラー応答を受信した場合には、データの書き込みを中止し、エラー応答を受信しなかった場合においてライトブロックサイズ分のデータをメモリカードに連続的に伝達する。

[0046] 以下、上記構成を備えるメモリカードのデータ書き込み動作について説明する。

まず、ホスト機器は、外部インターフェイス部1を介して制御コマンドであるライトコマンドをメモリカードに発行する。ここでは、0番のセクタから連続して8セクタにデータを書くライトコマンドが発行される場合を想定して説明する。

図5は、ホスト機器とメモリカードとの間で伝送されるライトコマンドに係る信号及びデータの伝送タイミングを示す図である。

[0047] 図5中、コマンド／応答111の段は、ホスト機器からメモリカード20へのコマンドと、メモリカード20からの、コマンドに対する応答との遷移を示す。ホスト機器からのライトコマンドの発行から後に書き込むためのデータの転送が開始され、正常に転送がなされた場合においては、転送終了後に、転送完了の状態を示すステータス値がメモリカード20からホスト機器に通知される。

[0048] 図5中、転送データ112の段は、書き込むためのデータとして、512バイト(512B)単位の8セクタ分のデータがホスト機器からメモリカード20へと転送される様子を示す。

図5中、割込信号113の段は、メモリカードがホスト機器に返す割込信号の様子を示しており、ホスト機器から512バイトのデータを受信可能になる毎に割込信号をアサートしている。また、8セクタの転送が終了してステータスの準備が完了した時にも、ホスト機器にステータス値を読み取るタイミングを知らせるべく割込信号をアサートしている。ホスト機器側では、この割込信号に従ったタイミングで書き込むべきデータの転送や、ステータスの読み取りを行う必要がある。

[0049] ホスト機器がライトコマンドを発すると、メモリカード20は、外部インターフェイス部1

を介してこのライトコマンドを受け取ってコマンド解析部2に伝え、コマンド解析部2では、「0番目のセクタからの8連続セクタの書き込み動作」と解析して、その解析結果であるデータはライトブロックサイズ判定部4に入力される。

ライトブロックサイズ判定部4では、ライト可能ブロックサイズ格納領域7に記録されているライト可能ブロックサイズと、コマンド解析部2による解析結果のデータとを参照して、ライトコマンドの指定が、ライト可能ブロックサイズで定まる条件を満たしているかどうかを判定する。

[0050] ここでは、ライトブロックサイズがセクタ数で示され、ライト可能ブロックサイズとしてセクタ数(1セクタ=512バイト)を記録する形式であるとして説明すると、ライト可能ブロックサイズが8であれば、条件は次のようになる。

条件:{(先頭セクタ番号)%8=0}かつ{(ライトブロックサイズであるセクタ数)%8=0}

つまり、ライトコマンドで指定される、データを書き込む先頭セクタが、ライト可能ブロックサイズで示される単位毎に区分されたセクタ群の境界位置上にあり、かつ、ライトコマンドで指定される、ライトブロックサイズが、ライト可能ブロックサイズで示される単位量の整数倍であれば、条件が満たされる。

[0051] 従って、ライトブロックサイズ判定部4は、ライトコマンドに伴う先頭セクタ番号を8で割った場合の剰余が0であり、かつ、ライトコマンドに伴うライトブロックサイズであるセクタ数を8で割った場合の剰余が0であるという条件を満たす場合にのみ、発行されたライトコマンドを実行し、それ以外のライトコマンドをエラーとしてホストに通知する。なお、ライトブロックサイズ判定部4でライトコマンドが実行可能と判定された場合に、それに後続するホスト機器からの、書き込まれるべきデータは、データライト部5を介してフラッシュメモリ6にライトされる。

[0052] ところで、上述したライト可能ブロックサイズ格納領域7には、フラッシュメモリ6の消去ブロックに相当するセクタ数が、ライト可能ブロックサイズとして記録されている。以下、このライト可能ブロックサイズについて更に説明する。

ここでは、メモリカードに1個のフラッシュメモリが内蔵されている場合を想定しており、1消去ブロックが8セクタで構成されていて、フラッシュメモリのライトページがセクタ

と同サイズである状態で、ライト可能ブロックサイズとして8が記録されていることを想定している。仮にメモリカードにフラッシュメモリが複数個内蔵されていて、ホスト機器が発行するライトコマンドにおける連続セクタ番号が複数のフラッシュメモリにまたがってインターリーブされている場合には、(フラッシュメモリの消去ブロックに相当するセクタ数) × (フラッシュメモリ数)が、ライト可能ブロックサイズとして記録されるようすればよい。

[0053] 図6A及び図6Bは、セクタとフラッシュメモリの消去ブロックとの関係を示す図である。

図6Aは、メモリカードが1個のフラッシュメモリで構成されている場合を示し、図6Bは、フラッシュメモリ121及びフラッシュメモリ122なる2個のフラッシュメモリで構成されている場合を示す。図6A及び図6B中の各数値は、セクタ番号であり、破線で囲まれた各矩形はセクタを、実線で囲まれた各矩形は消去ブロックをそれぞれ示す。図6Bでは、セクタ番号が2個のフラッシュメモリにインターリーブされているので、メモリカードの消去ブロックを構成しているセクタ数は16個になる。

[0054] 本実施の形態では、このライト可能ブロックサイズに基づく条件判断の結果として消去ブロックの整数倍のブロック単位でしか書き込みないようにしている。

以下、消去ブロックの整数倍のブロック単位以外で書き込みを行うこととした場合の問題点について図7を用いて詳細に説明する。

図7は、メモリカードを構成する消去ブロックの状態遷移図である。同図に示すように、各消去ブロックの状態は以下の6状態に分類される。

[0055] 「状態A」：消去ブロックを構成する全ライトページに記録可能である。この状態の消去ブロックは、ワークブロックとして扱うことのできるものである。

「状態B」：消去ブロックを構成する一部のライトページに書き込み可能であり、記録済みライトページには有効ページが存在する。

「状態C」：消去ブロックを構成する一部のライトページに書き込み可能であり、記録済みライトページは全て無効ページである。

[0056] 「状態D」：消去ブロックを構成する全ライトページは書き込み不可(全ライトページが無効ページ)である。

「状態E】:消去ブロックを構成する全ライトページは書き込み不可(一部のライトページが有効ページ)である。

「状態F】:消去ブロックを構成する全ライトページは書き込み不可(全ライトページが有効ページ)である。

[0057] なお、図7において、矢線は遷移が可能なことを示しており、波線で表した矢線は、遷移に巻き込み退避の動作が発生する場合を示しており、太線で表した矢線は、消去ブロック単位でのみデータを書き込んだ場合の遷移を示している。

図7に示すように、状態Aの消去ブロックは、その消去ブロックを構成する全ライトページに書き込み可能であり、状態Bおよび状態Fに遷移可能である。

[0058] 状態Bの消去ブロックはその消去ブロックを構成する一部のライトページに書き込み可能であるが、既に書き込まれているライトページの中に有効ページが含まれているので消去することはできない。よって、状態Cおよび状態E、状態Fに遷移可能である。

また、状態Cの消去ブロックはその消去ブロックを構成する一部のライトページに書き込み可能であり、かつ書き込み済みのライトページは全て無効ページであるため消去が可であり、状態A、状態Eに遷移可能である。

[0059] また、状態Dの消去ブロックはその消去ブロックを構成する全ライトページが書き込み不可であるが、全ライトページが無効ページなので、つまり消去されるべき消去ブロックなので、その消去ブロックを消去すれば状態Aに遷移する。

また、状態Eの消去ブロックはその消去ブロックを構成する全ライトページが書き込み不可であり、一部のライトページが有効ページなので消去も不可である。但し、本状態Eの有効ページであるライトページを、状態Aまたは状態Bまたは状態Cの消去ブロックを構成する消去済みのライトページに退避すれば状態Dに遷移する。

[0060] 更に、状態Fの消去ブロックはその消去ブロックを構成する全ライトページが書き込み不可であり全ライトページが有効ページなので、その消去ブロックを構成する一部のライトページを別の消去ブロックに退避すれば状態Eに遷移し、全部のライトページを別の消去ブロックに退避すれば状態Dに遷移する。

ここで、空きブロックサーチが発生する状態を図7に示した状態遷移図に関連づけ

て説明する。まず3つの状態、S1、S2、S3を定義する。

[0061] メモリカードに消去ブロック単位で満杯書きした状態(S1)は、状態Aと状態Dと状態Fとで構成される。

小ブロック単位でデータをライトしていく状態(S2)は、S1の状態から状態Aのブロックが状態B、状態Eに遷移した状態であり、さらに、状態Bのブロックが状態Eに遷移する。

[0062] 空きブロックサーチが発生する状態(S3)は、状態Aがない状態である。

小ブロックでライトしていくと、メモリカードの状態がS1→S2→S3のように遷移していく、空きブロックサーチが発生する状態になる。

S3の状態で、全ての消去ブロックから無効ページをサーチするタスクが発生するため、高速ライトが困難になる。

[0063] 無効ページをサーチする場合、サーチした消去ブロックに無効ページが含まれていることが即検出できれば比較的時間がかかるないが、最悪全ての消去ブロックをサーチした後に検出される場合があり、空きブロックサーチ検出に要する時間は揺らぎが大きい。

上述したことから、メモリカードにおいて、高速記録を実現するために、空きブロックサーチの動作が発生しないように、状態A→状態F→状態D→状態Aという遷移を繰り返すことが望ましい。

[0064] 本実施の形態では、ライトブロックサイズ判定部4によりライト可能ブロックサイズ7に基づく条件を満たさないライトコマンドをエラーとしてホスト機器に通知している。ゆえに、消去ブロック単位以外での書き込みを排除できるので、メモリカードの記録状態を一定に保持することができ、メモリカードの過去の記録状態によって、それ以後の書き込みにおける記録レートが劣化することを防止することができる。ゆえに、以前にメモリカードに記録したホスト機器を特定しなくても、メモリカードの記録レートが保証できるようになる。

[0065] 以下、メモリカード20の保証ライトレート格納領域8に記録されている保証ライトレートについて説明する。

保証ライトレートは、詳しくは、メモリカード20へのデータ書き込みに際して保証され

る最低記録レートと、その保証の前提となるライトブロックサイズとの組を示しており、ホスト機器は、ライト可能ブロックサイズや、この保証ライトレートをメモリカードから読み出すことができるので、例えば、カメラレコーダで映像信号を圧縮してメモリカードに記録する場合に、保証ライトレートを満たすように圧縮率を変更すれば、より柔軟なシステムが構築できる。

[0066] 以下、メモリカード20のバッファーメモリ容量格納領域9に記録されているバッファーメモリ容量データについて説明する。

このバッファーメモリ容量データは、ホスト機器側に備えられるべきバッファーメモリの容量を示すものであるところ、かかるバッファーメモリは以下の目的で使用される。

第1の目的は、フラッシュメモリが書き込み時にエラーを発生した場合にホスト機器が行うべきとなるエラー処理と書き込みのリトライ処理の時間を吸収するためであり、第2の目的は、メモリカードへの書き込みアルゴリズムにおいて、書き込み処理時間の多少の変動を平滑化するためである。

[0067] バッファーメモリの第1の目的が想定するエラーを発生した場合とは、主にフラッシュメモリに不良セクタが発生した場合であり、不良セクタは約100000回のライトで1回の確率で発生する。

メモリカード20では、不良セクタが発生した場合のエラー登録処理と書き込みのリトライ処理に要する時間に100ms要する。例えば、メモリカードへのデータ記録に際して3回発生することを想定すれば、300ms分に相当するバッファーメモリが必要である。また、この場合の保証ライトレートは、エラーを考慮しない場合のライトレートより若干低く設定することが必要である。メモリカードにエンドレス記録をする場合を想定すると前記バッファーメモリがオーバーフローする場合があるからである。前記バッファーメモリ容量データと保証ライトレートの関係は、図8に示すシステムにおいて、待ち行列計算を使用して求めることができる。

[0068] 即ち、エラーが発生する確率(ρ)とメモリカードがエラー処理に要する時間(T_b)、エラーがない場合のメモリカードのライト処理時間(T_a)、所定ブロックのデータがバッファーメモリに入力される時間(T_c)から、所定のバッファーメモリ容量データに対する入力レートの最大レートを求め、前記バッファーメモリ容量データ、前記最大レートを

保証ライトレートとしてメモリカードに予め登録しておければよい。

- [0069] バッファーメモリの第2の目的について言えば、メモリカードへの書き込みアルゴリズムとしては、様々なアルゴリズムが想定されるが、例えば、所定数のブロックの書き込みをした後に、論理アドレスと物理アドレスの変換テーブルをフラッシュメモリに書き込むようなアルゴリズムでは、その変換テーブルの書き込み時間が周期的に加算されることになる。
- [0070] 例えば、1000個の消去ブロックをライトする毎に変換テーブルを登録する場合は、保証ライトレートを平均値で登録し、バッファーメモリ容量データに、変換テーブルの登録に要する時間に相当する容量を登録すればよい。

以上説明したように、メモリカードのエラー特性、制御アルゴリズムに対応して、必要バッファーメモリ容量データ、保証ライトレートをメモリカード自体に登録することにより、リアルタイム記録を行うメモリカードシステムにおいて、メモリカードの性能を最大限発揮できるシステムが構築できる。また、特性の違うメモリカードを装着した場合でも、ホスト機器側が、バッファーメモリ容量データや保証ライトレートといった必要情報をメモリカードのROM19等から読み出して参考にすることによって、メモリの割り当ての変更や、映像信号の圧縮率を変更する等の柔軟な対応が可能となる。

＜実施の形態2＞

- 以下、本発明の実施の形態2に係るメモリカードシステムについて説明する。
- [0071] 図9は、実施の形態2に係るメモリカードシステムの構成図である。
- 同図に示すように、このメモリカードシステムは、実施の形態1で示したメモリカード20と、このメモリカードにデータの記録を行うホスト機器21とから構成される。ここでは、ホスト機器21を、カメラレコーダーであるものとして説明する。
- ホスト機器21は、画像データ入力部10、圧縮部11、バッファーメモリ12、リードモディファイライト部13及び制御部14を備える。
- [0072] 画像データ入力部10は、デジタル画像データが入力される入力部である。
- 圧縮部11は、画像データ入力部10を介して入力された画像データを圧縮する機能を有する。
- バッファーメモリ12は、画像データを一時的に記憶するためのメモリである。

リードモディファイライト部13は、バッファーメモリ12から読み出したデータをメモリカード20に記録し、この記録に際して後述するリードモディファイライトを行う機能を有する。

[0073] 制御部14は、メモリカード20をホスト機器21へ装着する時に、メモリカード20に予め記録されているライト可能ブロックサイズ、保証ライトレート、及びバッファーメモリ容量データを読み出すためのコマンドを発行することを通じて、これらを読み出して制御パラメータとして保持し、その制御パラメータに応じて、圧縮部11、バッファーメモリ12及びリードモディファイライト部13を制御する機能を有する。

[0074] 以下、上記構成を備えるメモリカードシステムにおいて、カメラレコーダであるホスト機器21が、撮像機構により入力されるデジタル画像データをメモリカード20にリアルタイム記録する動作について説明する。

制御部14では、メモリカード20から読み出して保持している制御パラメータに従つて次の動作を行う。即ち、保証ライトレートを満たすように、圧縮部11の圧縮率を変更し、また、バッファーメモリ容量データを満たすように、ホスト機器に実装されているメモリを、装着したメモリカード用のバッファーメモリとして割り当て、実施の形態1で示したライト可能ブロックサイズに関する条件を満たすようなライトコマンドを発行する。なお、ライトコマンドの発行に際しては、ライト可能ブロックサイズの示すブロック単位で、データの書き込みを行うライトコマンドをメモリカードに発行するようにリードモディファイライト部13を制御する。

[0075] ここで、この制御部14による制御を受けてのリードモディファイライト部13の動作について説明する。

制御パラメータとして保持したライト可能ブロックサイズの示す値が8であった場合は、8セクタ(=4キロバイト)単位で書き込むことが要求されることになる。この場合、メモリカードに記録するデータが4キロバイトの整数倍である場合は実現容易である。しかしながら、22キロバイトの画像データを記録する場合は、5個の4キロバイトのブロックと、1個の2キロバイトのブロックに分割せざるを得ない。もちろん、2キロバイトのブロックにダミーデータを付加して4キロバイトのブロックにして記録してもよいが、この手法では、FATのようなシステムデータを記録する必要がある場合には、ダミーデ

ータを付加することができないので適応できない。

[0076] このため、8セクタの整数倍の量のデータしか書き込めないメモリカードでFATを更新する場合は、メモリカードのFATデータをミラーリングしたデータをホスト機器に持たざるを得なくなるといった課題がある。リードリードモディファイライト部はリードモディファイライトを行うことによりこの課題を解決する。

図10は、セクタ番号が8であるセクタから連続して4セクタに書き込む必要がある場合におけるリードモディファイライトの動作イメージを示す図である。

[0077] 同図中、データ201は、書き込みが要求されているセクタ群へ書き込まれるべきデータを示し、データ202は、メモリカードから読み出したセクタ群のデータを示し、データ203は、リードモディファイライトにより実際にメモリカードのセクタ群に書き込まれるデータを示している。

同図に示すように、書き込みの際に、ライト可能ブロックサイズが示すセクタ数に基づいてメモリカードからのデータの読み出しを行い、即ち、書き込む必要があるセクタと、それ以外のセクタ(以下、「ペアとなるセクタ」という。)とのセクタ数の合計が、ライト可能ブロックサイズの示すセクタ数と一致するように、ペアとなるセクタを特定してそのペアとなるセクタのデータ202の読み出しを行い、そして書き込む必要がある4セクタのデータ201と、その読み出した4セクタのデータ202とを合わせて合計8セクタのデータ203を構築してメモリカードに書き込むという手順により、リードモディファイライトは実現される。

[0078] このように、リードモディファイライトを行うことによって、FATのようなシステムデータの更新においても、ミラーリングデータをホスト機器に持つ必要はなくなる。

また、ダミーデータを付加する手法を用いることができないFATの更新時にのみ、このリードモディファイライトを適用すれば、書き込む前に一旦読み出さなければならぬことによる記録レートの劣化も僅かでしかない。

[0079] 以上説明したように、本実施の形態のメモリカードシステムにおいては、メモリカードに予め記録されているライト可能ブロックサイズ、保証ライトレート、バッファーメモリ容量データを参照した制御をすることによって、メモリカードへの記録レートの保証が実現される。

<実施の形態3>

以下、実施の形態1に係るメモリカード20を部分的に変形したものであるメモリカード30について説明する。

- [0080] メモリカード20は、記録速度をある速度以下に低下させないようにするために、フラッシュメモリを消去ブロックの整数倍であるライト可能ブロックサイズ単位で区分して、そのライト可能ブロックサイズ単位の整数倍でしかホスト機器からの書き込みを認めない、つまりエラーと扱うこととし、そのためROM19内のライト可能ブロックサイズ7をホスト機器が読み出せるようにしている。これに対してメモリカード30は、ライト可能ブロックサイズを、ROM19ではなく、フラッシュメモリ6とは別の書き換え可能な不揮発性メモリに記憶させておき、一定条件下でライト可能ブロックサイズを更新する機能を有している。
- [0081] 図11は、実施の形態3に係るメモリカード30の構成図である。なお、同図中、実施の形態1で示したメモリカード20の構成要素と同一のものには、同じ符号を付してあり、これらについては説明を適宜省略する。また、同図中、太い矢線は、メモリカード30に対してホスト機器から送られる記録対象となるデータの流れを示し、細い矢線は、制御信号又は制御データの流れを示している。
- [0082] 図11に示すように、実施の形態3に係るメモリカード30は、外部インターフェイス部41、コマンド解析部42、制御部3、フラッシュメモリ6、不揮発性メモリであるライト可能ブロックサイズ格納領域47、並びに、保証ライトレート格納領域8及びバッファーメモリ容量格納領域9を有するROM(Read Only Memory)49を備える。
- ここで、外部インターフェイス部41は、実施の形態1で示した外部インターフェイス部1の機能に加えて、ホスト機器からライト可能ブロックサイズの更新要求コマンドを受け付け、これに応答する機能を有する。
- [0083] コマンド解析部42は、外部インターフェイス部41によって受信されたコマンドを解析する機能を有する。なお、コマンド解析部42は、コマンドを解析した結果、コマンドがROM49の各内容やライト可能ブロックサイズ格納領域の内容を読み出すためのコマンドである場合には、ホスト機器へその各内容を読み出して、外部インターフェイス部1を介して、コマンドへの応答として伝送する。また、コマンドが、ライト可能ブロック

クサイズの更新要求コマンドである場合には、後述するライト可能ブロックサイズ更新要求コマンド対応処理を行う。

[0084] ライト可能ブロックサイズ格納領域47は、ホスト機器に記録を許容するところのブロックサイズを示すライト可能ブロックサイズを格納するための、書き換え可能な不揮発性メモリ中の一領域であり、初期値として、実施の形態1におけるライト可能ブロックサイズ格納領域7と同様の値が設定されている。

また、ROM49内の保証ライトレート格納領域8は、保証する最低記録レートを示す保証ライトレートが予め記録されている領域であり、バッファーメモリ容量格納領域9は、その保証ライトレートを満たすためにホスト機器に要求するバッファーメモリ容量データが予め記録されている領域である。

[0085] 制御部3のライトブロックサイズ判定部4は、ライト可能ブロックサイズ格納領域47に記録されているライト可能ブロックサイズを参照して、コマンド解析手段42で解析されたライトコマンドで指定されるライトブロックサイズ等が適切か否かを判定し、適切であればライトコマンドに応じたデータの書き込みをデータライト部5に実行させ、不適切であれば、外部インターフェイス部1等を介してエラーをホスト機器に返信する機能を有する。なお、この制御部3の制御によるデータの書き込み動作については、実施の形態1で示した動作と同じである。

[0086] 以下、ライト可能ブロックサイズ更新要求コマンド対応処理について説明する。

図12は、ライト可能ブロックサイズ更新要求コマンド対応処理を示すフローチャートである。

ライト可能ブロックサイズの更新要求コマンドは、更新するための指定値を伴ってホスト機器により発行される。

[0087] コマンド解析部42は、ライト可能ブロックサイズの更新要求コマンドを受けると、指定値を取得し(ステップS51)、その指定値が、所定条件を満たすかを判定し(ステップS52)、所定条件を満たさなければ、外部インターフェイス部1等を介してエラーをホスト機器に返信し(ステップS54)、所定条件を満たせば、その指定値を新たなライト可能ブロックサイズとしてライト可能ブロックサイズ格納領域47に記録する(ステップS53)。

[0088] ステップS52の判定に係る所定条件は、消去ブロックサイズが2セクタであることを前提とした場合においては、ライト可能ブロックサイズ格納領域47の初期値が8セクタを示す8であるとし、指定値がセクタ数により指定されるものとすれば、その指定値が、ライト可能ブロックサイズ格納領域47にその指定された時点では格納されているライト可能ブロックサイズよりも小さく、かつ、4又は2であることである。

[0089] 従って、ホスト機器は、ライト可能ブロックサイズの指定値として4又は2を指定して、メモリカード30におけるライト可能ブロックを更新させることができると、一旦4に更新した後においては、もう8には戻せず、更に更新する場合には2にしかできないし、一旦2に更新した後においては、もう8や4に更新することはできない。

このようにあるホスト機器が、メモリカード30のライト可能ブロックサイズを4に更新すると、8セクタ単位で書き込むよりも記録レートは低下するものの、そのメモリカード30を後に装着した別のホスト機器においても、そのライト可能ブロックサイズが4セクタであることをメモリカード30から読み出して知ることも可能であり、また、8セクタ単位で書き込むよりは低速となるが、ある程度の記録レートは保証されるようになる。なお、保証ライトレート格納領域8には、当初のライト可能ブロックサイズに対応する保証ライトレートの他に、変更後の各ライト可能ブロックサイズとなり得るサイズ毎に応じて、保証可能な最低記録レートを示す保証ライトレート、いわば条件付保証ライトレートを、予め記録しておくこととしてもよい。

<補足>

以上、本発明に係るメモリカード及びメモリカードシステムの実施の形態について説明したが、上記実施の形態として示したメモリカードを以下に示すように部分的に変形することもできる。

(1)各実施の形態で示したライト可能ブロックサイズは、消去ブロックのサイズと同一としたが、消去ブロックのサイズの2倍や4倍等、整数倍であれば最低記録レートの保証は可能となる。なお、実施の形態において示したライト可能ブロックサイズの値については単なる例示であり、例えばフラッシュメモリで消去ブロックが128キロバイトであり、1セクタが512バイトである場合においてライト可能ブロックサイズを、セクタ数を単位として表現するとしたら、その値は、256となる。

(2) 実施の形態1で示したライトブロックサイズ及び書き込み先頭セクタ番号が、ライト可能ブロックサイズとの関係において満たすべき条件としては、書き込み先頭セクタ番号がライト可能ブロックサイズで示されるセクタ数で割り切れるものであることをも条件としたが、ライトコマンドの発行元となるホスト側で、書き込み先頭セクタ番号をライトブロックサイズで示されるセクタ数の整数倍となるように定めるようにすれば、メモリカード側では、この先頭セクタ番号に係る条件の判断は行わないようにもよい。また、ライト可能ブロックサイズやライトブロックサイズの値については、必ずしもセクタ数で表されなくてもよく、バイト数等であってもよい。

(3) 実施の形態1で示した保証ライトレートに加えて、ライト可能ブロックサイズの整数倍のブロックサイズにあたる各ライトブロックサイズに対応した各保証ライトレートデータ、つまり条件付保証ライトデータをメモリカードに保持させておき、ホスト機器がその条件付保証ライトデータを取得できるようにしてもよい。

(4) 各実施の形態では、消去ブロックのサイズに鑑みてライト可能ブロックサイズを定めている例を示しているが、変形例として、ライトページの整数倍になるようにライト可能ブロックサイズを定めることとしてもよい。また、将来的に、消去ブロックが、比較的少ないライトページで構成されるようなフラッシュメモリが開発された場合は、データを記録する毎に退避処理をする可能性が高いため、上記した空きブロックサーチによる記録レートの劣化は発生しない可能性があるため、ライト可能ブロックサイズは1セクタに相当する512バイトとし、メモリカードの特性に応じた最適なライトブロックサイズ毎にそのサイズとそのサイズで書き込んだ条件付での条件付保証ライトレートを予め登録しておくこととしてもよい。

(5) 実施の形態3では、ホスト機器がライト可能ブロックサイズの更新要求コマンドを発行することを契機としてメモリカードがライト可能ブロックサイズの更新可否判断や更新を行うこととしたが、このような更新要求コマンドを用いない方式であってもよい。例えば、ホスト機器から、ライト可能ブロックサイズよりも小さいライトブロックサイズを指定したライトコマンドを発行したことを契機として、メモリカードが、一旦ホスト機器にエラーを返却した後にホスト機器からライトコマンドを強行する旨の応答を受けた場合には、ライト可能ブロックサイズの更新可否判断や更新を行うこととしてもよい。

(6) 実施の形態3で示したメモリカードを変形し、保証ライトレートも書き換え可能な不揮発性メモリに格納することとし、ライト可能ブロックサイズの更新要求コマンドにより、ライト可能ブロックサイズが一旦更新された後は、保証ライトレートの値を、保証不能を示す値に書き換えるようにしてもよい。これにより、メモリカードを、最低記録レートの保証が必要ない用途に利用するホスト機器が一旦ライト可能ブロックサイズを更新した場合には、その後そのメモリカードを装着した別のホスト機器等は、そのメモリカードについては、最低記録レートが保証されないものであると、保証ライトレートを読み出すことにより識別可能となり、例えばユーザに報知することやその他の処理を行うことが可能になる。

(7) 実施の形態3で示したメモリカードにおいて、フラッシュメモリ中の全消去ブロックの消去コマンドを受け付けることとし、そのコマンドを受け付けた場合には全ての消去ブロックを消去した後に、ライト可能ブロックサイズとして初期設定値(例えば8)を再び設定するようにしてもよい。これにより、あるホスト機器がメモリカードのライト可能ブロックサイズを初期設定値より小さい値に更新してデータ書き込み等をしていた場合に、その後にそのメモリカードを装着したホスト機器等において、全消去を行えば、再び、当初の最低記録レートを保証した書き込みが行えるようになる。

産業上の利用可能性

[0090] 本発明に係るメモリカード及びメモリカードシステムは、データの記録レートの保証をすることが可能であるため、連続的にデータを高速記録する用途に適し、高レートでのリアルタイム記録を確実に行うことが必要とされる業務用映像分野等において利用され得る。

請求の範囲

- [1] フラッシュメモリと、
ホスト機器との間でデータの授受を行う外部インターフェイス手段と、
所定のライト可能ブロックサイズを記憶している記憶手段と、
ホスト機器から、ライトブロックサイズの指定を伴い前記フラッシュメモリへのデータ
の書き込みを指示するライトコマンドを、前記外部インターフェイス手段を介して受け
取った場合に、当該ライトブロックサイズが前記ライト可能ブロックサイズと所定の関係
を有するか否かを判定し、判定結果に応じて前記フラッシュメモリへのデータ書き込
みの許否に係る制御を行う制御手段とを備える
ことを特徴とするメモリカード。
- [2] 前記所定のライト可能ブロックサイズは、前記フラッシュメモリについての消去ブロック
のサイズの所定整数倍のサイズであり、
前記制御手段の判定基準となる前記所定の関係は、前記ライトブロックサイズが前
記ライト可能ブロックサイズの整数倍になっているという関係であり、
前記制御手段は、前記所定の関係を有する場合にのみフラッシュメモリへデータを
書き込むよう制御する
ことを特徴とする請求項1記載のメモリカード。
- [3] 前記メモリカードは更に、
前記記憶手段からライト可能ブロックサイズを読み出して前記外部インターフェイス
手段を介してホスト機器に伝達する伝達手段を備える
ことを特徴とする請求項2記載のメモリカード。
- [4] 前記記憶手段は、更に、前記ライト可能ブロックサイズと同サイズを単位として前記フ
ラッシュメモリへのデータの書き込みを行う限りにおいて保証される最低記録レートを
示すべきものとして予め定められている保証ライトレートを記憶しており、
前記伝達手段は、更に、前記記憶手段から保証ライトレートを読み出して前記外部
インターフェイス手段を介してホスト機器に伝達する
ことを特徴とする請求項3記載のメモリカード。
- [5] 前記記憶手段は、前記ライト可能ブロックサイズの特定の整数倍であるサイズを単位

として前記フラッシュメモリへのデータの書き込みを行う限りにおいて保証される最低記録レートを示すべきものとして予め定められている条件付保証ライトレートを記憶しており、

前記伝達手段は、更に、前記記憶手段から条件付保証ライトレートを読み出して前記外部インターフェイス手段を介してホスト機器に伝達する

ことを特徴とする請求項4記載のメモリカード。

[6] 前記記憶手段は、更に、前記保証ライトレートにより示される最低記録レートを保証するために、前記外部インターフェイス手段にデータを伝達するためのホスト機器側のバッファーメモリに必要とされる容量を示すものとして予め定められているバッファーメモリ容量データを記憶しており、

前記伝達手段は、更に、前記記憶手段からバッファーメモリ容量データを読み出して前記外部インターフェイス手段を介してホスト機器に伝達する

ことを特徴とする請求項4記載のメモリカード。

[7] 前記メモリカードは、更に、

前記外部インターフェイス手段を介してのホスト機器からの要求に応じて、前記記憶手段に記憶されている前記ライト可能ブロックサイズを、元より小さいサイズへと書き換え、これに対応して前記保証ライトレートを書き換える更新手段を備える

ことを特徴とする請求項4記載のメモリカード。

[8] 前記メモリカードは、更に、

前記外部インターフェイス手段を介してのホスト機器からの要求に応じて、前記記憶手段に記憶されている前記ライト可能ブロックサイズを、元より小さいサイズへと書き換えるライト可能ブロックサイズ更新手段を備える

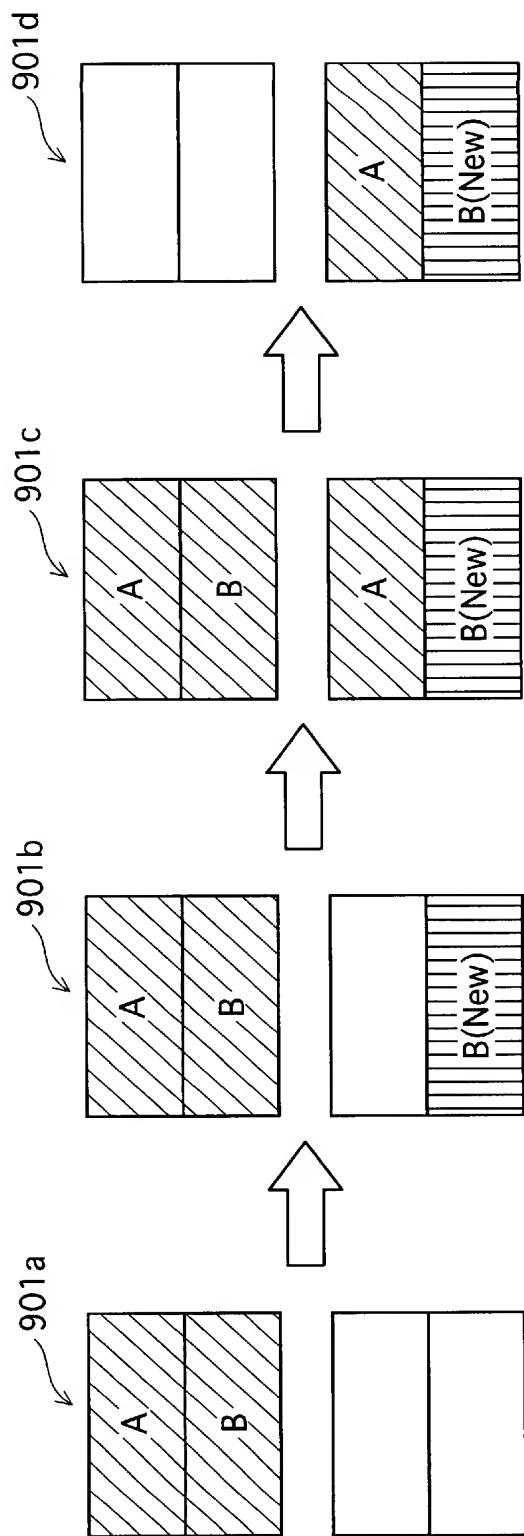
ことを特徴とする請求項3記載のメモリカード。

[9] 請求項1記載のメモリカードと、当該メモリカードとの間でデータの授受を行うホスト機器とを備えるメモリカードシステムであって、

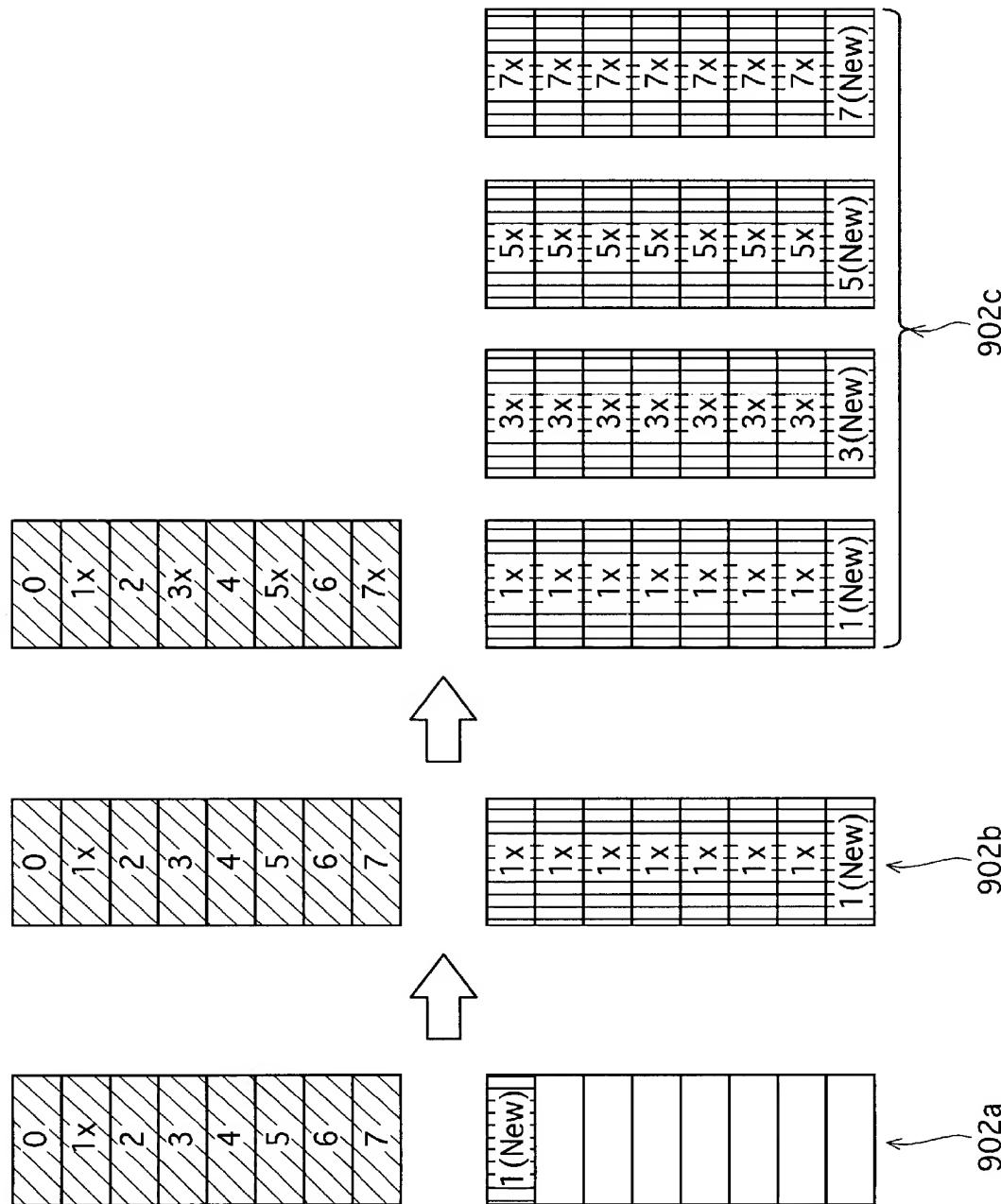
前記ホスト機器は、前記メモリカードへの書き込みが必要とされる第1データのサイズが、前記ライト可能ブロックサイズ未満である場合には、前記外部インターフェイス手段を介して前記メモリカードのフラッシュメモリから第2データを読み出して、第1デ

ータと第2データとを合わせることにより当該ライトブロックサイズと同サイズの第3データを構築して、第3データを前記フラッシュメモリに書き込むべく前記メモリカードにライトコマンドを伝達するリードモディファイライト手段を備えることを特徴とするメモリカードシステム。

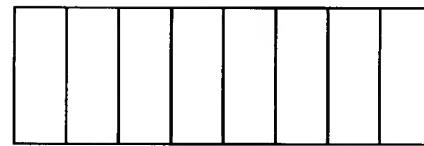
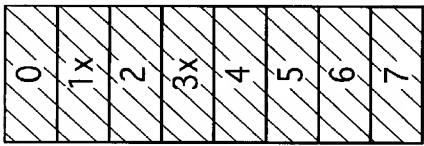
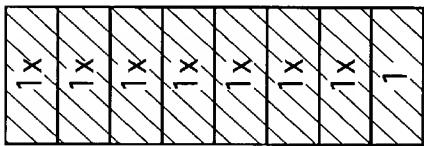
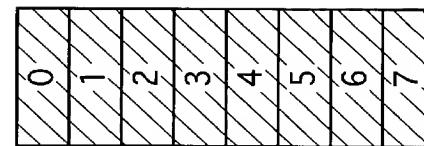
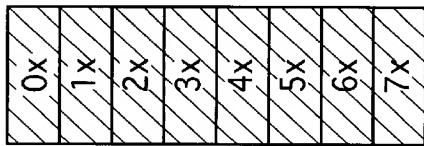
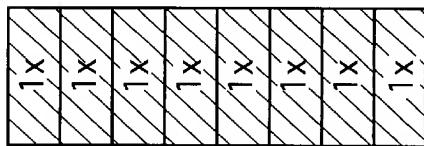
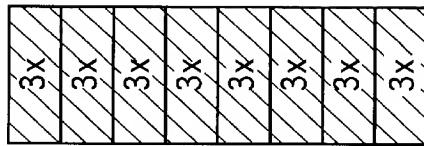
[図1]



[図2]



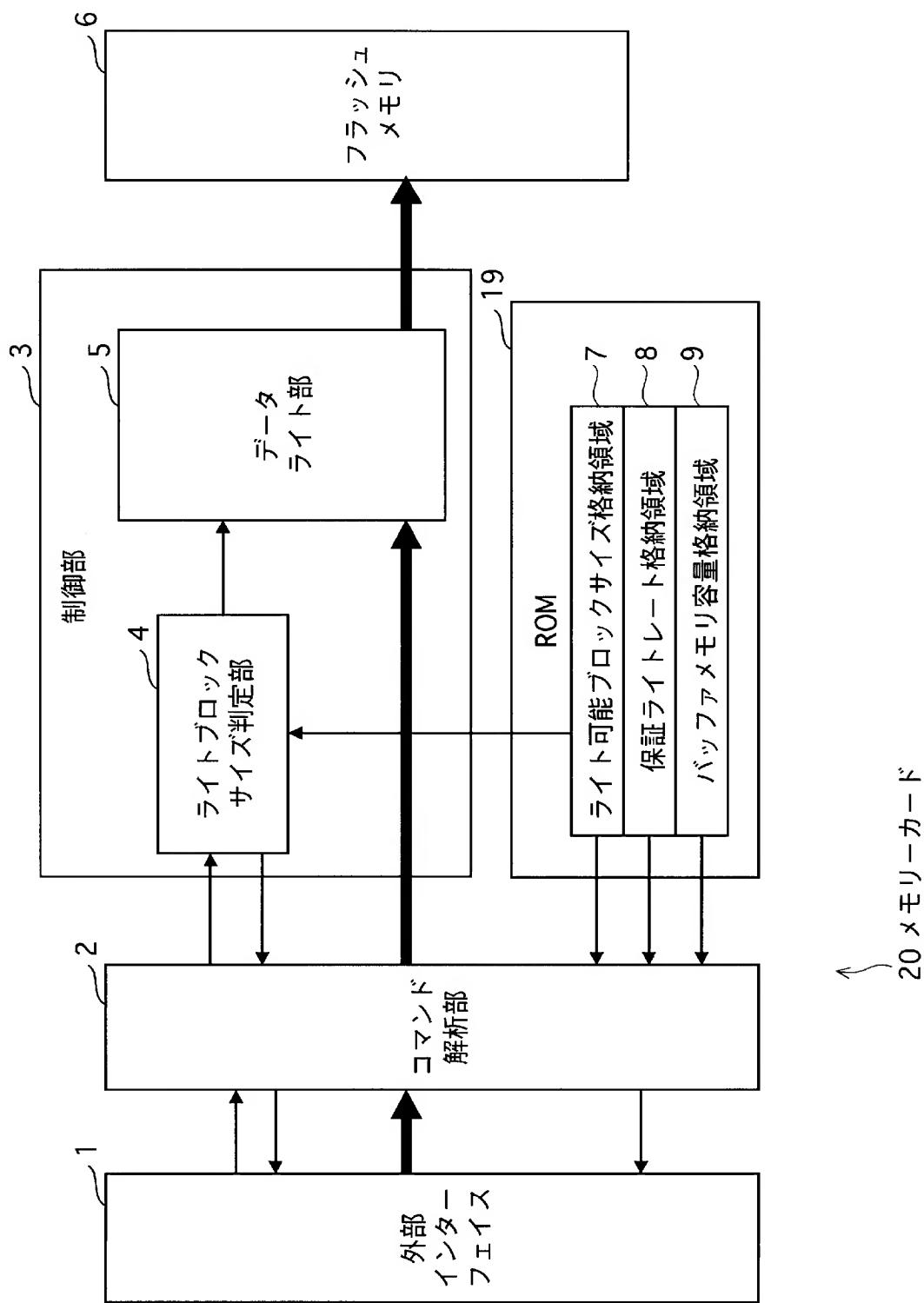
[図3]



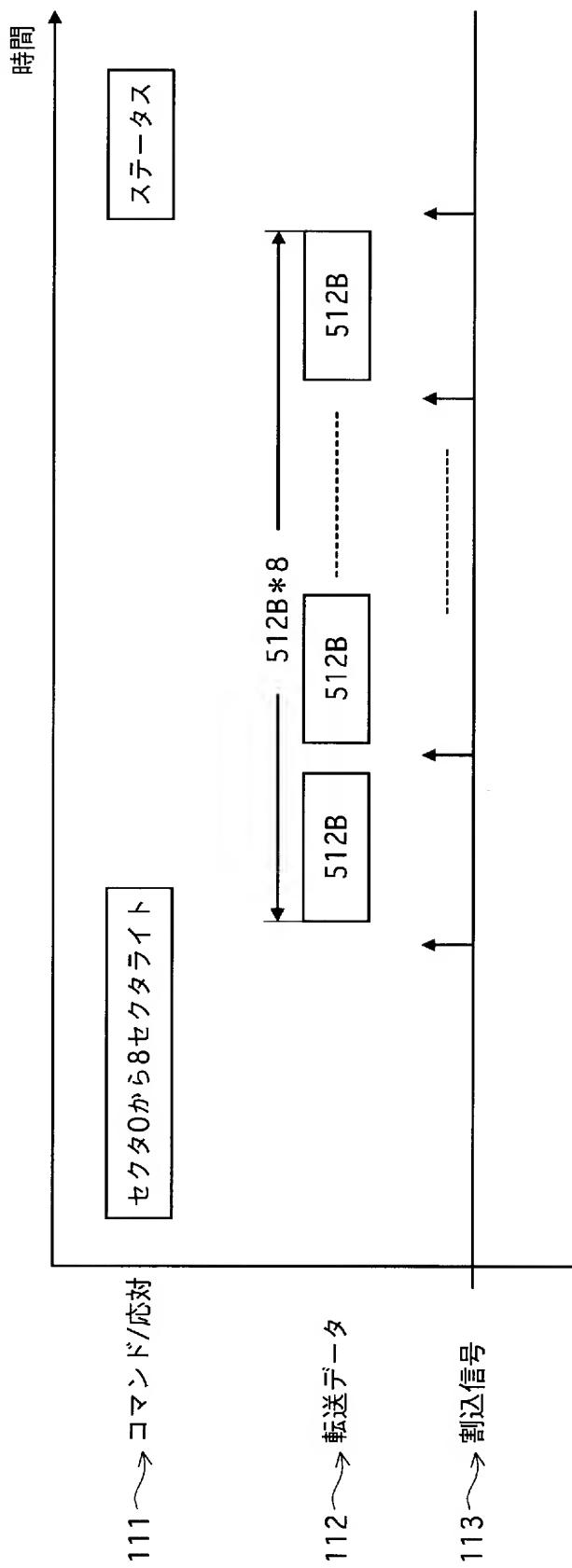
903b

903a

[図4]



[図5]



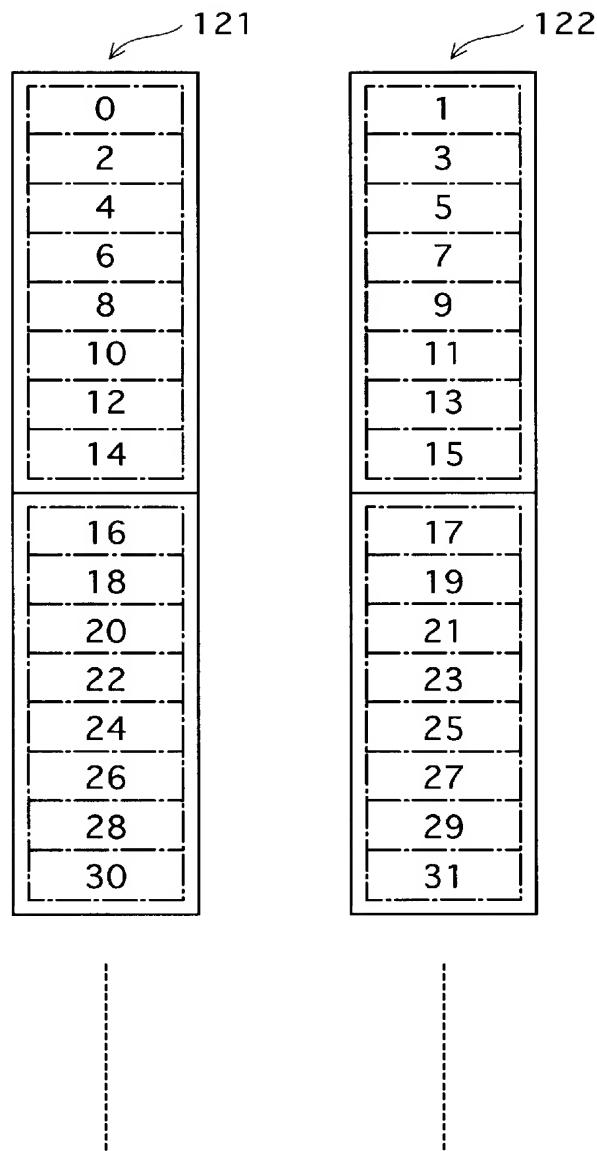
[図6A]

0
1
2
3
4
5
6
7

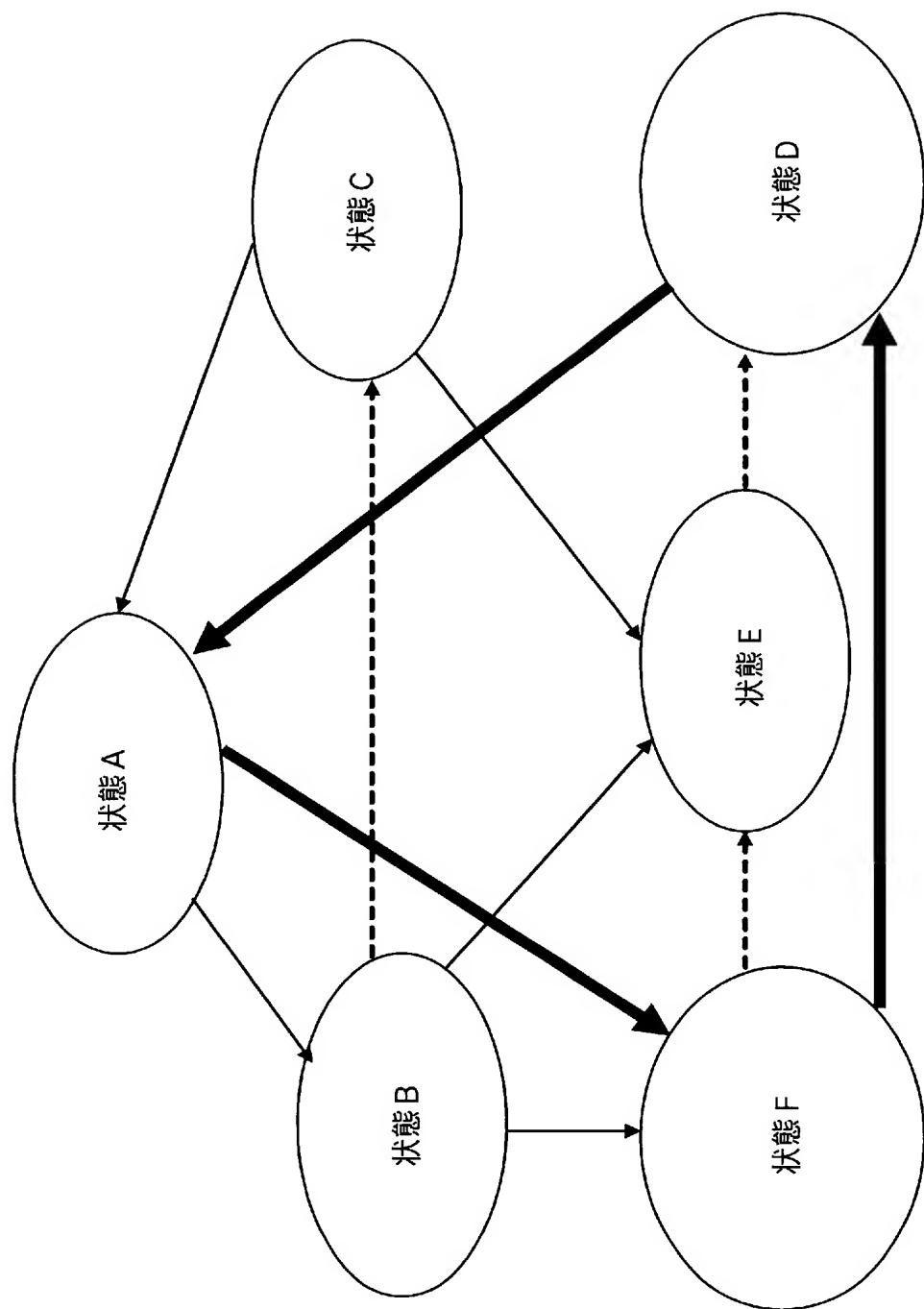
8
9
10
11
12
13
14
15



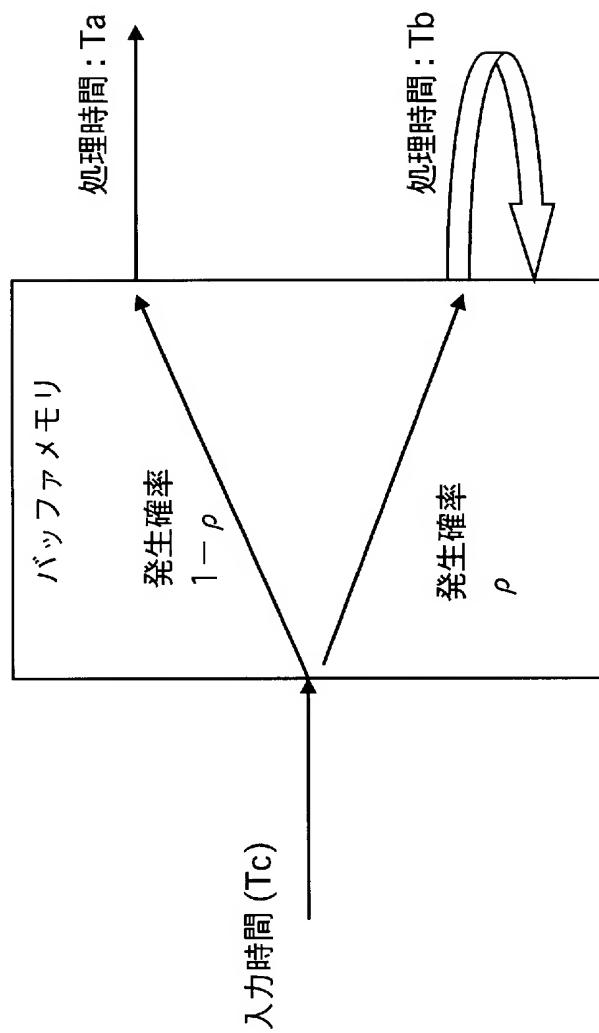
[図6B]



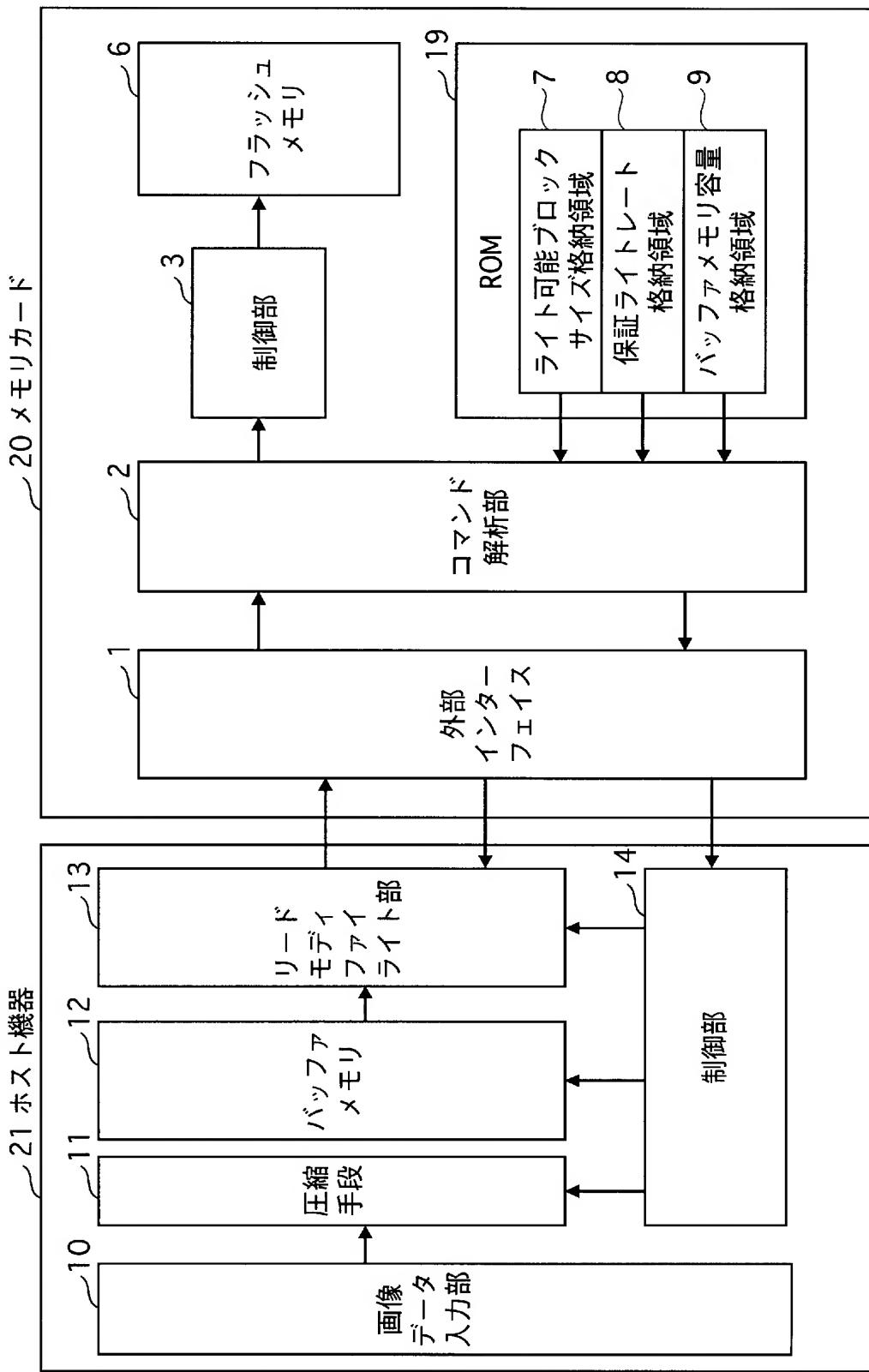
[図7]



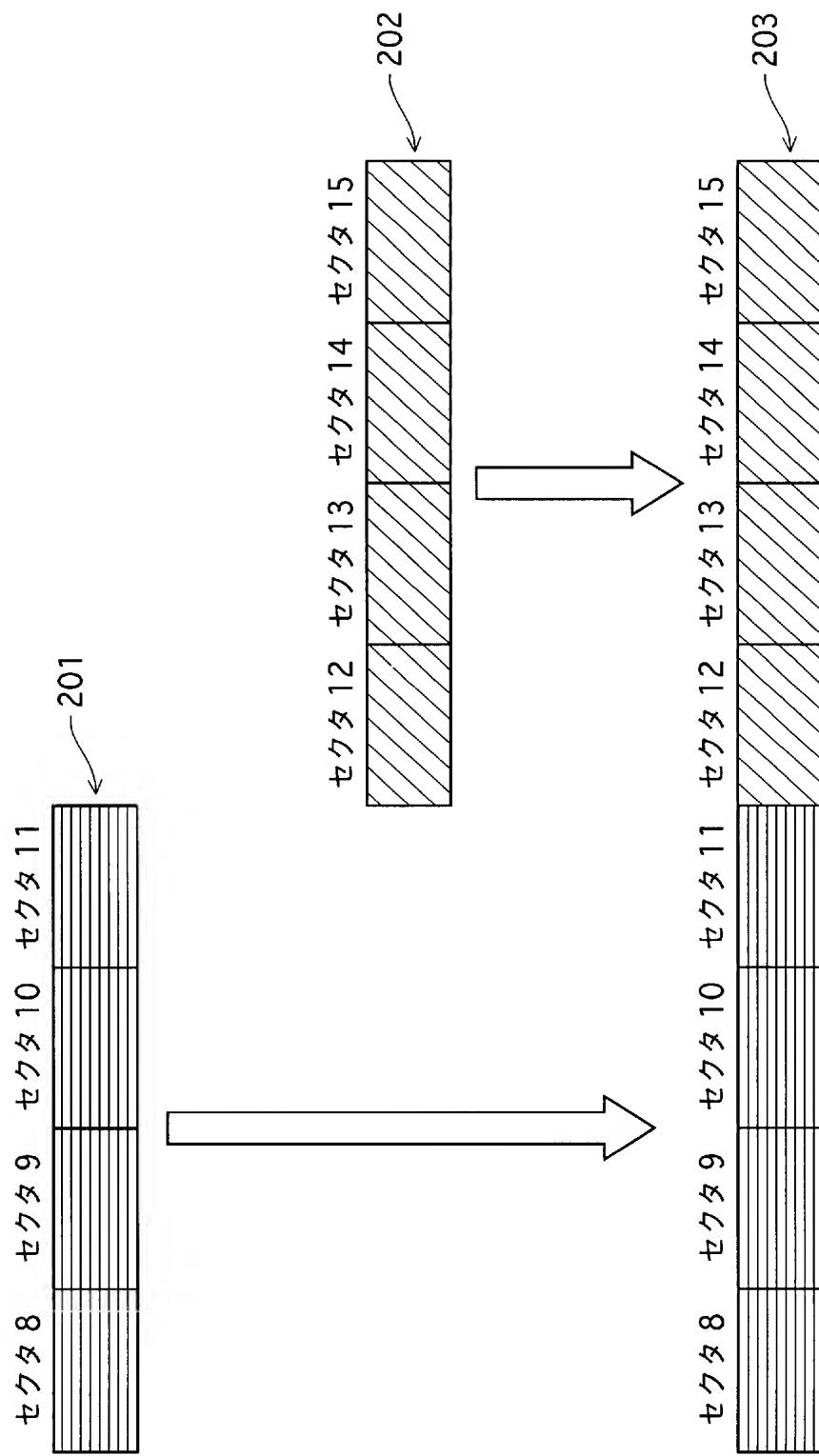
[図8]



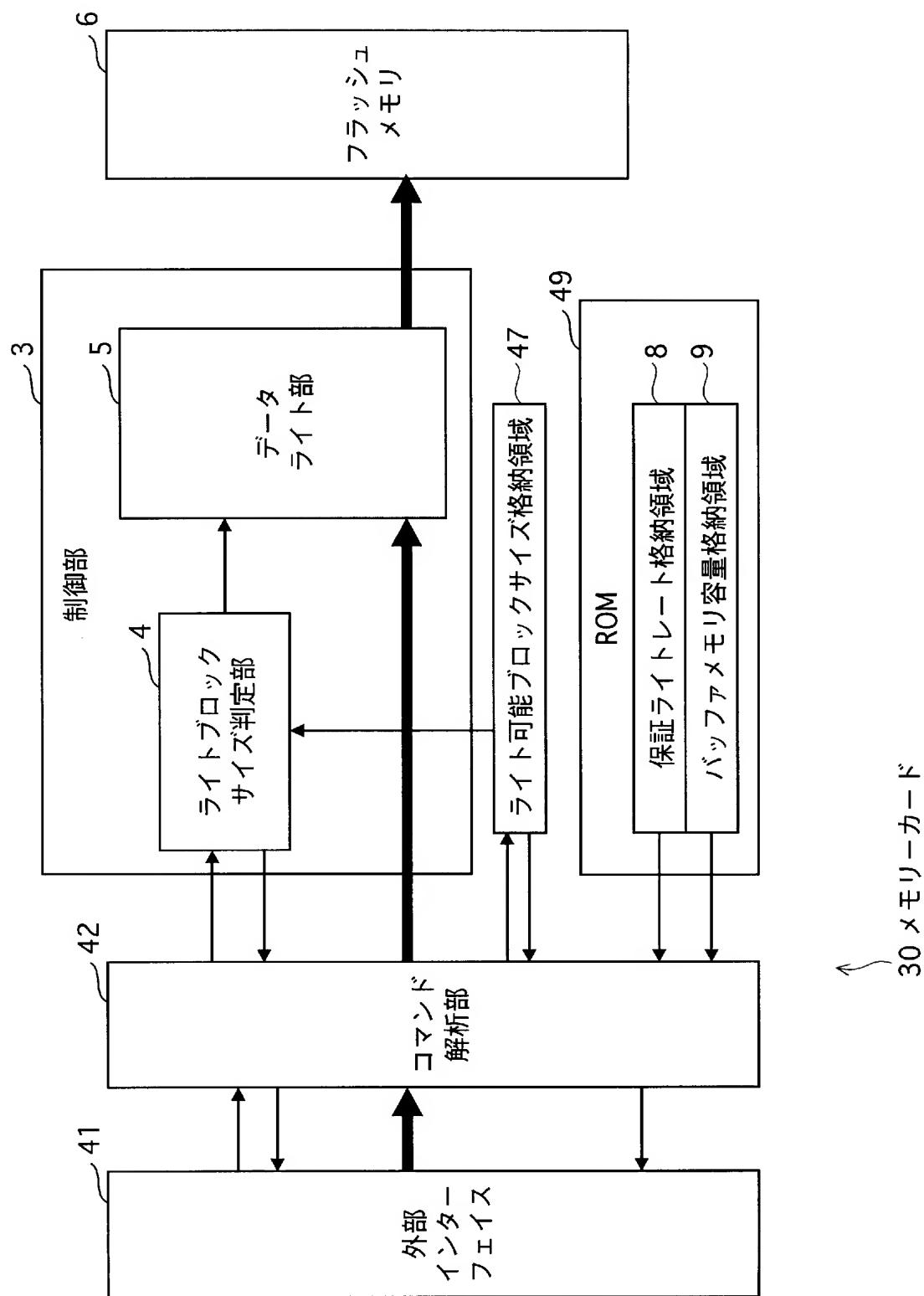
[図9]



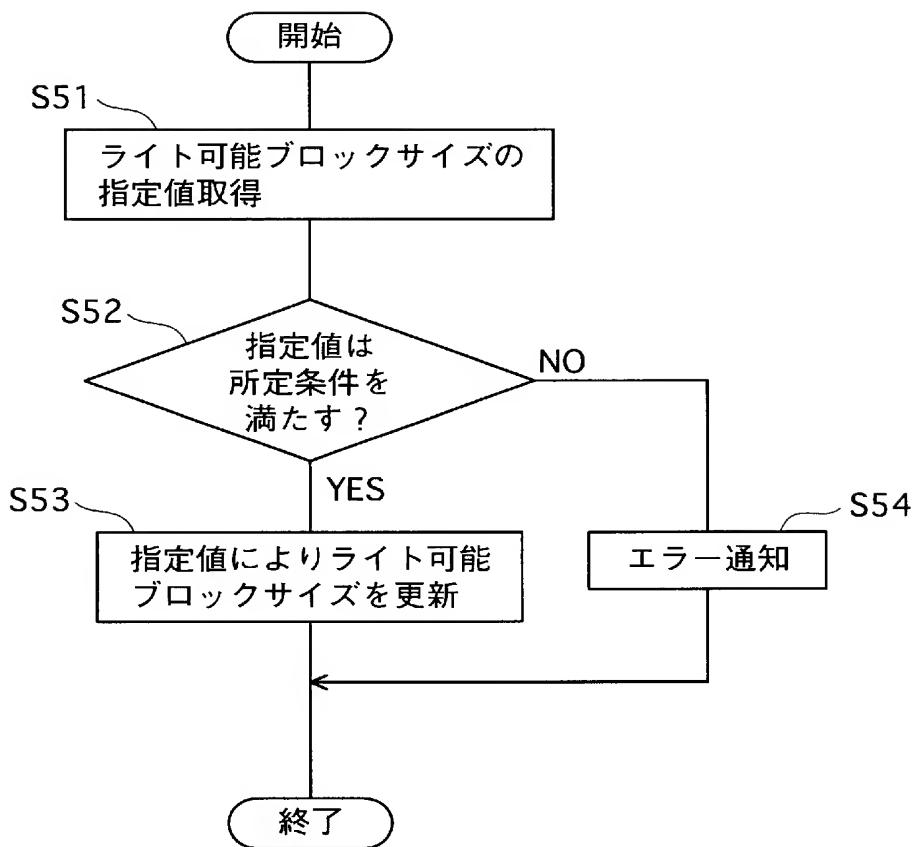
[図10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/005700

A. CLASSIFICATION OF SUBJECT MATTER
 Int.Cl⁷ G06K19/07, G06F3/06, 12/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G06K17/00, 19/07, G06F3/06-08, 12/00, G11C16/02, H04N5/907

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
 WPI

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-308240 A (Sony Corp.), 31 October, 2003 (31.10.03), All pages; all drawings & WO 2003/088044 A1 & EP 1498817 A1 & CN 1516835 A	1-9
A	JP 2004-5423 A (Sanyo Electric Co., Ltd.), 08 January, 2004 (08.01.04), All pages; all drawings & US 2003/0154206 A1	1-9
A	JP 2002-335486 A (Fuji Photo Film Co., Ltd.), 22 November, 2002 (22.11.02), All pages; all drawings (Family: none)	1-9

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
 31 May, 2005 (31.05.05)Date of mailing of the international search report
 14 June, 2005 (14.06.05)Name and mailing address of the ISA/
 Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2005/005700

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, A	JP 2005-51347 A (Canon Inc.) , 24 February, 2005 (24.02.05) , All pages; all drawings (Family: none)	1-9

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int.Cl.7 G06K19/07, G06F3/06, 12/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.7 G06K17/00, 19/07, G06F3/06-08, 12/00,
G11C16/02, H04N5/907

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

WPI

C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2003-308240 A (ソニー株式会社) 2003.10.31, 全頁, 全図 & WO 2003/088044 A1 & EP 1498817 A1 & CN 1516835 A	1-9
A	JP 2004-5423 A (三洋電機株式会社) 2004.01.08, 全頁, 全図 & US 2003/0154206 A1	1-9
A	JP 2002-335486 A (富士写真フィルム株式会社) 2002.11.22, 全頁, 全図 (ファミリーなし)	1-9

 C欄の続きにも文献が列挙されている。

[] パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリ

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 31. 05. 2005	国際調査報告の発送日 14. 6. 2005
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 多賀 実 電話番号 03-3581-1101 内線 3586 5N 9367

C (続き) 関連すると認められる文献		関連する請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
P, A	JP 2005-51347 A (キヤノン株式会社) 2005.02.24, 全頁, 全図 (ファミリーなし)	1-9